

**Assegno di Ricerca Fondi H2020 – EPI (Prof. Luca Benini)**

**Laurea (VO/LM/LS) in Ingegneria Elettronica o dell'automazione**

**Co-Tutor: Prof. Andrea Bartolini**

## **TITOLO**

### ***Prototipizzazione del firmware per il controllo termico e di potenza per processori di high performance computing su piattaforma RISCv multicore***

Con la fine della legge di miniaturizzazione di Dennard, l'ultima decade ha visto il progressivo aumento della densità di potenza richiesta per operare ciascuna nuova generazione di processori alle sue massime performance. I Supercalcolatori hanno sofferto di questo aumento, aumentando nel corso degli anni il costo associato ai consumi energetici ed alla dissipazione del calore. Per alleggerire questi problemi nel settore del calcolo ad alte prestazioni, i processor integrano al loro interno dei componenti HW dedicati alla gestione dinamica dei consumi, al controllo della temperatura interna ed all'efficientamento energetico.

Per raggiungere questi goal il power controller deve: (i) interfacciarsi con i diversi sensori on-chip ed off-chip e con le interfacce HW di controllo dei consumi; (ii) eseguire algoritmi complessi appartenenti al controllo ottimo, al signal processing, e all'intelligenza artificiale.

PULP è una piattaforma di calcolo open-source sviluppata in modo congiunto dall'Università di Bologna e dall'ETHZ per sopperire alle crescenti richieste di calcolo delle piattaforme IoT. Consiste in un insieme di IP RTL, rilasciate con licenza solderpad, assemblate per realizzare un completo SoC. Include processori, sottosistemi di memoria, e periferiche.

La piattaforma PULP è stata usata per creare un IP power controller open-source con il nome di PULP-controller. Al fine di integrare PULP-controller all'interno di chip HPC è necessario prototipare e verificare un firmware flessibile per il controllo termico e di potenza di multicore paralleli.

### **Attività di ricerca**

L'attività di supporto alla ricerca si colloca all'interno della prima fase (SGA1) del progetto *European Processor Initiative* (EPI), il cui scopo è il design e la realizzazione di una nuova classe di processori a basso consumo per applicazioni quali SuperComputing, Big\_Data, e altre tematiche emergenti. Nello specifico l'attività è incentrata nella prototipizzazione del firmware power controller, e la sua caratterizzazione sulla piattaforma PULP, che verrà usata come controllore termico. L'Attività è in linea con il WP4,7 dell'European Processor Initiative.

### **Piano dell'attività**

Il ricercatore acquisirà o consoliderà, parallelamente all'attività di ricerca, la conoscenza di: i) Conoscenza del progetto di sistemi di controllo su microcontrollore e sistema operativo FreeRTOS; ii) Algoritmi di gestione della potenza e dello stato termico di piattaforme di computazione complesse; iii) Conoscenza del sistema operativo FreeRTOS. L'attività di ricerca si svolgerà nell'ambito del WP4, WP7 del progetto europeo EPI.

La ricerca comprenderà le seguenti fasi:

- Realizzazione di un firmware per il controllo termico e di potenza per sistemi di high-performance computing, architecture independent ed open-source.
- Caratterizzazione delle performance e funzionalità del firmware progettato per diverse interfacce di controllo dei consumi dei processori integrati.
- Valutazione comparativa delle performance rispetto a tecniche dello stato dell'arte.
- Esplorazione di politiche di controllo avanzate basate su model-predictive control ed AI.
- Verifica e caratterizzazione funzionale e delle performance del design in casi d'uso realistici.
- Diffusione del lavoro attraverso conferenze e riviste internazionali.

## ENG

### ***Firmware prototyping for thermal controller design in high performance computing processors based on a RISC V multicore platform***

With the end of Dennard's scaling, the last decade has seen a progressive increase of the power density required to operate each new processor generation at its maximum performance. Supercomputing installations have suffered from this power density increase, which over the years has pushed up the energy provisioning and cooling costs. To mitigate these effects processors in this market segment, embed dedicated HW resources to control the power consumption dynamically, prevent thermal hazards, and increase the energy efficiency of the computation.

To achieve these goals the power controller has to: (i) interface with several on-chip and off-chip sensors, and power management interfaces and actuators; (ii) perform complex computational tasks, like automation control, signal processing, optimisation and machine learning algorithms.

PULP is an open-source parallel computing platform developed as a joint project between ETHZ and University of Bologna, originally developed with the aim of satisfying the computational demands of IoT applications requiring flexible processing of data streams typically generated by multiple sensors. It consists of a set of register transfer level IPs, released under Solderpad license, assembling a complete system on chip infrastructure, hence including processors, communication system, memory system and peripheral system.

The PULP platform can be used to create an open-source power controller IP with name PULP-controller. To integrate PULP-controller in HPC systems it is important to design and verify the actual control firmware.

## **Research activity**

The research support activity is part of the first phase (SGA1) of the European Processor Initiative (EPI) project, whose aim is the design and implementation of a new class of low power processors for applications such as SuperComputing, Big\_Data, and other emerging issues. Specifically, the activity is focused on the prototyping of the power controller firmware, and its characterization on the PULP platform, which will be used as a thermal controller. The activity is in line with WP4 and 7 of the European Processor Initiative.

## **Activity plan**

The researcher will acquire or consolidate, in parallel with the research activity, knowledge of: (i) Knowledge of the FreeRTOS microcontroller control system and operating system project; (ii) Power and thermal state management algorithms of complex computing platforms; (iii) Knowledge of the FreeRTOS operating system. The research activity will take place in the framework of WP4 and WP7 of the European EPI project.

The research will include the following phases:

- Design of a firmware for thermal and power control for high-performance computing, architecture independent and open-source systems
- Characterization of the performance and functionality of the firmware designed for different consumption control interfaces of integrated processors.
- Comparative evaluation of performance against state of the art techniques.
- Exploration of advanced control policies based on model-predictive control and AI.
- Functional and design performance verification and characterization in realistic use cases.
- Dissemination of the work through conferences and international journals.